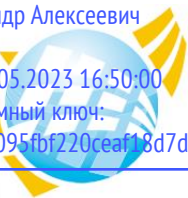


Документ подписан простой электронной подписью
Информация о владельце:
ФИО: Уваров Александр Алексеевич
Должность: Ректор
Дата подписания: 30.05.2023 16:50:00
Уникальный программный ключ:
711a9132de03714c5095fbf220ceaf18d7d7d5b5



**Частное образовательное учреждение
высшего образования
БАЛТИЙСКИЙ ГУМАНИТАРНЫЙ
ИНСТИТУТ**

**КАФЕДРА ОБЩИХ МАТЕМАТИЧЕСКИХ И
ЕСТЕСТВЕННО-НАУЧНЫХ ДИСЦИПЛИН**

**ФОНД ОЦЕНОЧНЫХ СРЕДСТВ
по учебной дисциплине (модулю)
Архитектура аппаратных средств**

Программы подготовки специалистов среднего звена
09.02.07 Информационные системы и программирование

Санкт-Петербург 2023

Настоящая программа разработана в соответствии с Законом Российской Федерации «Об Образовании в Российской Федерации» от 29 декабря 2012 г. № 273-ФЗ, на основе требований ФГОС СПО специальности 09.02.07 Информационные системы и программирование. (приказ Минобрнауки России от 09.12.2016 г. № 1547).

Составитель: канд.экон.наук, доцент Амагаева Юлия Григорьевна

Рассмотрено и утверждено на заседании кафедры
15.02.2023 протокол № 6.

Одобрено учебно-методическим советом вуза
15.02.2023 протокол № 5.

ПАСПОРТ ОЦЕНОЧНЫХ СРЕДСТВ

ОК 01. Выбирать способы решения задач профессиональной деятельности, применительно к различным контекстам.

ОК 02. Осуществлять поиск, анализ и интерпретацию информации, необходимой для выполнения задач профессиональной деятельности.

ОК 04. Работать в коллективе и команде, эффективно взаимодействовать с коллегами, руководством, клиентами

ОК 05. Осуществлять устную и письменную коммуникацию на государственном языке с учетом особенностей социального и культурного контекста.

ОК 09. Использовать информационные технологии в профессиональной деятельности.

ОК 10. Пользоваться профессиональной документацией на государственном и иностранном языке

ПК 7.1. Выявлять технические проблемы, возникающие в процессе эксплуатации баз данных и серверов.

ПК 7.2. Осуществлять администрирование отдельных компонент серверов.

ПК 7.3. Формировать требования к конфигурации локальных компьютерных сетей и серверного оборудования, необходимые для работы баз данных и серверов.

ПК 7.4. Осуществлять администрирование баз данных в рамках своей компетенции.

ПК 7.5. Проводить аудит систем безопасности баз данных и серверов с использованием регламентов по защите информации.

№ п/п	Контролируемые разделы	Код контролируемой компетенции	Наименование оценочного средства
1	Раздел 1. Начальные сведения о работе и устройстве вычислительных систем.	ОК 01, ОК 02, ОК 04, ОК 05, ОК 09, ОК 10, ПК 7.1, ПК 7.2, ПК 7.3, ПК 7.4, ПК 7.5	Устный опрос
	Самостоятельная работа	ОК 01, ОК 02, ОК 04, ОК 05, ОК 09, ОК 10, ПК 7.1, ПК 7.2, ПК 7.3, ПК 7.4, ПК 7.5	Вычислительные устройства и приборы, история вопроса (Время — события — люди); Физическое представление обрабатываемой информации; Поколения ЭВМ; Сферы применения ЭВМ и методы использования; Классификация ЭВМ по производительности и габаритным характеристикам.
2	Раздел 2. Функционирование вычислительных систем.	ОК 01, ОК 02, ОК 04, ОК 05, ОК 09, ОК 10, ПК 7.1, ПК 7.2, ПК 7.3, ПК 7.4, ПК 7.5	Опрос
	Самостоятельная работа.	ОК 01, ОК 02, ОК 04, ОК 05, ОК 09, ОК 10, ПК 7.1, ПК 7.2, ПК 7.3, ПК 7.4, ПК 7.5	Классификация поколений отечественных ЭВМ по методам использования и сферам применения; Основные характеристики ЭВМ IBM PC второго поколения; Основные характеристики ЭВМ IBM PC третьего поколения; Основные характеристики ЭВМ IBM PC четвертого поколения; Основные характеристики ЭВМ

			IBM PC класса Pentium.
3	Раздел 3. Логические и арифметические основы и принципы работы вычислительных систем.	ОК 01, ОК 02, ОК 04, ОК 05, ОК 09, ОК 10, ПК 7.1, ПК 7.2, ПК 7.3, ПК 7.4, ПК 7.5	Устный опрос Опрос Письменная работа
4	Раздел 4. Функциональная организация вычислительных систем.	ОК 01, ОК 02, ОК 04, ОК 05, ОК 09, ОК 10, ПК 7.1, ПК 7.2, ПК 7.3, ПК 7.4, ПК 7.5	Письменная работа
	Самостоятельная работа.	ОК 01, ОК 02, ОК 04, ОК 05, ОК 09, ОК 10, ПК 7.1, ПК 7.2, ПК 7.3, ПК 7.4, ПК 7.5	Структура абстрактного центрального устройства ЭВМ; Процессор и его устройство, структура и функционирование. <i>Takt</i> работы процессора; Системы команд и соответствующие классы процессоров; Классы процессоров, матричные и векторные процессоры; Семейство процессоров Pentium; Микроархитектура, процессоров фирм Intel, Zilog, Motorola; Технологии повышения производительности процессоров; Конвейерная обработка команд (pipelining). Суперскаляризация. Микропроцессоры AMD, Intel Pentium MMX, основные компоненты процессора Pentium.
5	Раздел 5. Организация устройства вычислительных систем.	ОК 01, ОК 02, ОК 04, ОК 05, ОК 09, ОК 10, ПК 7.1, ПК 7.2, ПК 7.3, ПК 7.4, ПК 7.5	Устный опрос Опрос
	Самостоятельная работа.	ОК 01, ОК 02, ОК 04, ОК 05, ОК 09, ОК 10, ПК 7.1, ПК 7.2, ПК 7.3, ПК 7.4, ПК 7.5	Системные и интерфейсы ввода-вывода. Внутренние интерфейсы. Взаимодействие основных узлов и устройств персонального компьютера при автоматическом выполнении команды. Архитектура 32-разрядного микропроцессора. Оценка производительности идеального конвейера. Конфликты в конвейере и способы минимизации их влияния на производительность процессора. Конвейерная организация работы процессора. Архитектура взаимодействия элементов с участием USB Разъемы шин ISA, PCI, AGP. Схема взаимодействия элементов с использованием AGP.

			Архитектура взаимодействия USB. элементов с участием
6	Раздел 6. Организация памяти в вычислительных системах.	ОК 01, ОК 02, ОК 04, ОК 05, ОК 09, ОК 10, ПК 7.1, ПК 7.2, ПК 7.3, ПК 7.4, ПК 7.5	Устный опрос Опрос
	Самостоятельная работа.	ОК 01, ОК 02, ОК 04, ОК 05, ОК 09, ОК 10, ПК 7.1, ПК 7.2, ПК 7.3, ПК 7.4, ПК 7.5	Конкретные системы оперативной памяти, модификации систем динамической оперативной памяти (FPM DRAM (Fast page mode DRAM)). Временная диаграмма EDO DRAM. Организация SDRAM. Варианты построения RDRAM.
7	Раздел 7. Классы архитектур вычислительных систем	ОК 01, ОК 02, ОК 04, ОК 05, ОК 09, ОК 10, ПК 7.1, ПК 7.2, ПК 7.3, ПК 7.4, ПК 7.5	Устный опрос Опрос
	Самостоятельная работа	ОК 01, ОК 02, ОК 04, ОК 05, ОК 09, ОК 10, ПК 7.1, ПК 7.2, ПК 7.3, ПК 7.4, ПК 7.5	Уровни комплексирования машин в вычислительную систему. Классификация Флинна: - SISD, - MISD; - SIMD, - MIMD. Классификация Джонсона. Классификация Базу. Классификация Дункана Классификация Кришнамарфи. Классификация Скилликорна.
8	Раздел 8. Эволюция архитектур вычислительных систем, микропроцессоров и микро ЭВМ.	ОК 01, ОК 02, ОК 04, ОК 05, ОК 09, ОК 10, ПК 7.1, ПК 7.2, ПК 7.3, ПК 7.4, ПК 7.5	Проверочная работа Письменный опрос
	Самостоятельная работа.	ОК 01, ОК 02, ОК 04, ОК 05, ОК 09, ОК 10, ПК 7.1, ПК 7.2, ПК 7.3, ПК 7.4, ПК 7.5	Основные характеристики мультипрограммного режима работы ЭВМ Организация работы мультипрограммных ЭВМ Дисциплины распределения ресурсов мультипрограммной ЭВМ. Схема распределения ресурса при многоочередной дисциплине обслуживания. Схема распределения ресурса при многоочередной дисциплине обслуживания со статическим указанием приоритетов программ.

Знать:

- базовые понятия и основные принципы построения архитектур вычислительных систем;
- типы вычислительных систем и их архитектурные особенности;
- организацию и принцип работы основных логических блоков компьютерных систем;
- процессы обработки информации на всех уровнях компьютерных архитектур;

- основные компоненты программного обеспечения компьютерных систем;
- основные принципы управления ресурсами и организации доступа к этим ресурсам.

Уметь:

- получать информацию о параметрах компьютерной системы;
- подключать дополнительное оборудование и настраивать связь между элементами компьютерной системы;
- производить инсталляцию и настройку программного обеспечения компьютерных систем.

1 ТЕКУЩИЙ КОНТРОЛЬ ПО УЧЕБНОЙ ДИСЦИПЛИНЕ (МОДУЛЮ)

➤ ОЦЕНОЧНОЕ СРЕДСТВО

Фонд заданий для практических работ по дисциплине «Архитектура компьютерных систем»

1. Цель: овладеть навыками и умениями путем изучения архитектуры учебной ЭВМ.

Уметь:

- получать информацию о параметрах компьютерной системы;
- подключать дополнительное оборудование и настраивать связь между элементами компьютерной системы;

Знать:

2. Проверяемые компетенции (код): ОК 01, ОК 02, ОК 04, ОК 05, ОК 09, ОК 10, ПК 7.1 – ПК 7.5.

3. Пример оценочного средства (*примерные практические задания, типового вариант контрольной работы и др.*)

Раздел: 1. Начальные сведения о работе и устройстве вычислительных систем. Общие сведения из теории

1. Общие положения

Для решения с помощью ЭВМ некоторой задачи должна быть разработана программа. Программа на языке ЭВМ представляет собой последовательность команд. Код каждой команды определяет выполняемую операцию, тип адресации и адрес. Выполнение программы, записанной в памяти ЭВМ, осуществляется последовательно по командам в порядке возрастания номера команд или в порядке, определяемом командами передачи управления.

Для того чтобы получить результат выполнения программы, пользователь должен:

- ввести программу в память ЭВМ;
- определить, если это необходимо, содержимое ячеек ОЗУ и РОН, содержащих исходные данные, а также регистров IR и BR;
- установить в РС стартовый адрес программы; перевести модель в режим **Работа**.

Каждое из этих действий выполняется посредством интерфейса модели, описанного в *главе 8*. Ввод программы может осуществляться как в машинных кодах непосредственно в память модели, так и в мнемокодах в окно **программы** с последующим ассемблированием.

2. Цель настоящей практической работы — знакомство с интерфейсом ЭВМ, методами ввода и отладки программы, действиями основных команд и способов адресации. Для этого необходимо ввести в память и выполнить в режиме Шаг некоторую последовательность команд (обусловленную вариантом задания) и зафиксировать все изменения на уровне программно-доступных объектов ЭВМ, происходящие при выполнении команд.

Команды в память учебной ЭВМ вводятся в виде шестизрядных чисел (см. форматы команд на рис. 8.3, коды команд и способов адресации в табл. 8.2—8.4).

В настоящей практическому занятию будем программировать ЭВМ в машинных кодах.

Пример 1

Дана последовательность мнемокодов, которую необходимо преобразовать в машинные коды, занести в ОЗУ ЭВМ, выполнить в режиме Шаг и зафиксировать изменение состояний программно-доступных объектов ЭВМ

Таблица 9.1. Команды и коды

Последовательность	Значения				
Команды	RD#20	WR30	ADD #5	WR@30	JNZ 002
Коды	21 1 020	22 0 030	23 1 005	22 2 030	12 0 002

Введем полученные коды последовательно в ячейки ОЗУ, начиная с адреса 000. Выполняя команды в режиме Шаг, будем фиксировать изменения программно-доступных объектов (в данном случае это Асс, РС и ячейки ОЗУ 020 и 030) в табл. 9.2.

Таблица 9.2. Содержимое регистров

РС	Асс	М(30)	М(20)	РС	Асс	М(30)	М(20)
000	000000	000000	000000	004			000025
001	000020			002			
002		000020		003	000030		
003	000025			004			000030

Задание 1

1. Ознакомиться с архитектурой ЭВМ (см. часть I).
2. Записать в ОЗУ "программу", состоящую из пяти команд— варианты задания выбрать из табл. 9.3. Команды разместить в последовательных ячейках памяти.
3. При необходимости установить начальное значение в устройство ввода IR.
4. Определить те программно-доступные объекты ЭВМ, которые будут изменяться при выполнении этих команд.
5. Выполнить в режиме Шаг введенную последовательность команд, фиксируя изменения значений объектов, определенных в п. 4, в таблице (см. форму табл. 9.2).
6. Если в программе образуется цикл, необходимо просмотреть не более двух повторений каждой команды, входящей в тело цикла.

Таблица 9.3. Варианты задания 1

№	IR	Команда 1	Команда 2	Команда 3	Команда 4	Команда 5
1	000007	IN	MUL #2	WR10	WR @10	JNS 001
2	X	RD #17	SUB #9	WR16	WR @16	JNS 001
3	100029	IN	ADD #16	WR8	WR@8	JS 001
4	X	RD #2	MUL #6	WR 11	WR @11	JNZ 00
5	000016	IN	WR8	DIV #4	WR @8	JMP 002
6	X	RD #4	WR 11	RD @11	ADD #330	JS 000

Таблица 9.3 (окончание)

№	IR	Команда 1	Команда 2	Команда 3	Команда 4	Команда 5
7	000000	IN	WR9	RD @9	SUB#1	JS 001
8	X	RD 4	SUB #8	WR8	WR @8	JNZ 001
9	100005	IN	ADD #12	WR 10	WR @10	JS 004
10	X	RD 4	ADD #15	WR 13	WR @13	JMP 001
11	000315	IN	SUB #308	WR11	WR @11	JMP 001
12	X	RD #988	ADD #19	WR9	WR @9	JNZ 001
13	000017	IN	WR11	ADD 11	WR @11	JMP 002
14	X	RD #5	MUL #9	WR10	WR @10	JNZ 001

Содержание отчета

1. Формулировка варианта задания.
2. Машинные коды команд, соответствующих варианту задания.
3. Результаты выполнения последовательности команд в форме табл. 9.2,

4. Критерии оценивания:

оценка «отлично»	Работа выполнена в срок, защищена с первого раза, полностью оформлена, получены достоверные результаты, при необходимости написан теоретический конспект, сделаны выводы по работе. Студент блестяще отвечает на вопросы, демонстрирует глубокие теоретические знания.
оценка «хорошо»	Работа выполнена в срок, защищена с первого раза, в оформлении присутствуют незначительные недочеты, получены достоверные результаты, при необходимости написан теоретический конспект. Студент уверенно отвечает на вопросы, демонстрирует достаточно высокий уровень теоретических знаний.
оценка «удовлетворительно»	Работа выполнена в срок, защищена с первого раза, в оформлении присутствуют незначительные недочеты, получены достоверные результаты, при необходимости написан теоретический конспект. Студент демонстрирует достаточный уровень теоретических знаний, однако затрудняется отвечать на отдельные вопросы.
оценка «неудовлетворительно»	Работа не всегда защищена с первого раза, в оформлении присутствуют существенные недочеты. Студент затрудняется отвечать на вопросы.

5. Рекомендуемый перечень вопросов для самостоятельной подготовки:

1. Из каких основных частей состоит ЭВМ и какие из них представлены в модели?
2. Что такое система команд ЭВМ?
3. Какие классы команд представлены в модели?
4. Какие действия выполняют команды передачи управления?
5. Какие способы адресации использованы в модели ЭВМ? В чем отличие между ними?
6. Какие ограничения накладываются на способ представления данных в модели ЭВМ?
7. Какие режимы работы предусмотрены в модели и в чем отличие между ними?"
8. Как записать программу в машинных кодах в память модели ЭВМ?
9. Как просмотреть содержимое регистров процессора и изменить содержимое некоторых регистров?
10. Как просмотреть и, при необходимости, отредактировать содержимое ячейки памяти?
11. Как запустить выполнение программы в режиме приостановки работы после выполнения каждой команды?
12. Какие способы адресации операндов применяются в командах ЭВМ?
13. Какие команды относятся к классу передачи управления?

➤ ОЦЕНОЧНОЕ СРЕДСТВО

Фонд заданий для практических занятий по дисциплине «Архитектура компьютерных систем»

1. Цель: изучение структуры и исследование работы суммирующих и вычитающих двоичных счетчиков, а также счетчиков с коэффициентом пересчета, отличным от 2^n .

Уметь:

- получать информацию о параметрах компьютерной системы;
- подключать дополнительное оборудование и настраивать связь между элементами компьютерной системы;

Знать:

2. Проверяемые компетенции (код): ОК 01, ОК 02, ОК 04, ОК 05, ОК 09, ОК 10, ПК 7.1 – ПК 7.5.

3. Пример оценочного средства (примерные практические задания, типового вариант контрольной работы и др.)

Раздел 2: Функционирование вычислительных систем.

Моделирование счетчиков импульсов.

Общие сведения из теории

На базе счетных триггеров можно построить цифровое устройство, получившее название *электронного счетчика*, которые позволяют вести подсчет электрических импульсов, поступивших на их вход. Счетчики могут отличаться модулем счета и типом счетной последовательности, которая, в частности, может быть двоичной, двоично-десятичной, в коде Грея и т.п. Цифровые последовательные устройства, выполненные по схеме счетчика, но имеющие один счетный вход и один выход называются делителями частоты. Таким образом, любой счетчик может служить в качестве делителя частоты, если

используется информация только одного из его выходов.

В качестве разрядных триггеров счетчиков и делителей могут быть использованы двухступенчатые D-триггеры, T- и JK-триггеры.

Триггер – это последовательная схема с двумя состояниями, каждое из которых при определенных условиях на входах поддерживается постоянным. Каждому из этих состояний ставится в

соответствие логическое значение, которое — хранит триггер (если на выходе триггера высокий уровень напряжения — 1 и — 0 — в противном случае).

Когда на выходной линии логическая 1, говорят, что триггер установлен, в противном случае говорят, что триггер сброшен. Триггер имеет несколько входных линий, сигналы на которых (вместе с текущим состоянием триггера) определяют следующее состояние триггера. От функций входных линий зависит тип триггера. Триггеры бывают переключающимися уровнем и фронтом тактирующего сигнала. Несмотря на большое разнообразие триггеров, практически все триггеры строятся на базе RS-триггеров, который является простейшим триггером. УГО RS – триггера показано на рисунке 2. Счетчики и делители подразделяются на *асинхронные* и



Рисунок 1

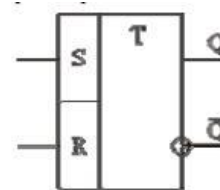


Рисунок 2

синхронные. У синхронных счетчиков все разрядные триггеры синхронизируются параллельно одними и теми же синхроимпульсами, поступающими от источника этих импульсов. Асинхронные счетчики имеют последовательную синхронизацию, т.е. каждый последующий разрядный триггер синхронизируется выходными импульсами триггера предыдущего разряда. Асинхронные счетчики иногда называют *последовательными*, а синхронные счетчики – *параллельными*.

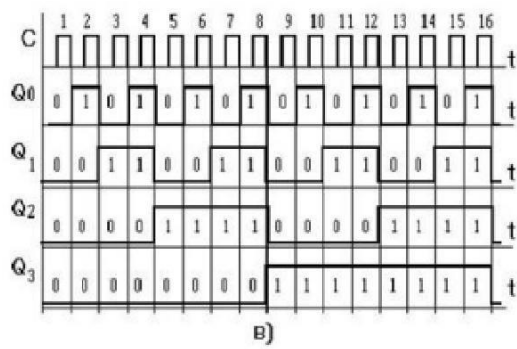
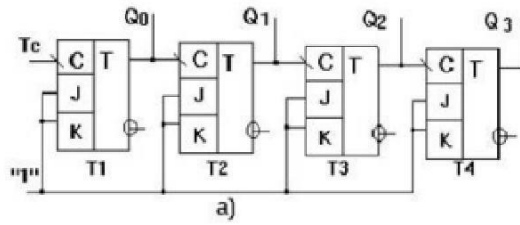
Параллельные счетчики имеют более высокую скорость счета, чем асинхронные. Счетчики, независимо от способа синхронизации, подразделяются на счетчики прямого счета (*суммирующие*) и на счетчики обратного счета (*вычитающие*). В интегральном исполнении выпускаются также реверсивные счетчики, в которых имеется специальный вход для переключения режима работы, т.е. направления счета. Многие типы счетчиков, выпускаемые промышленностью в интегральном исполнении, имеют дополнительные входы предустановки, позволяющие использовать эти счетчики в режиме регистра памяти.

Счетчики относятся к последовательным устройствам с циклически повторяющейся последовательностью состояний. Число, соответствующее количеству импульсов, поступивших на вход счетчика, при котором счетчик «возвращается» в исходное состояние, называется модулем или *коэффициентом счета M*.

Например, максимальный модуль счета счетчика из двух триггеров равен $M = 2^2 = 4$, а в общем случае для n -разрядного счетчика – $M = 2^n$. Модуль счета счетчика численно совпадает с модулем деления делителя частоты.

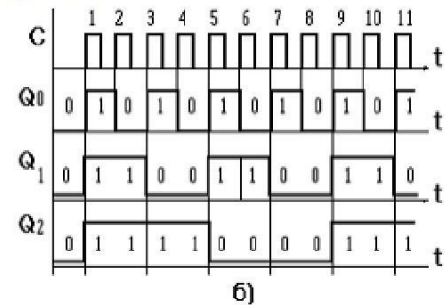
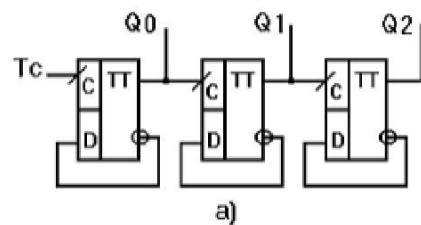
Счетная последовательность в двоичном суммирующем счетчике начинается с нуля и доходит до максимального числа $2^n - 1$, после чего снова проходит через нуль и повторяется. В вычитающем двоичном счетчике последовательные двоичные числа перебираются в обратном порядке, и при повторении последовательности максимальное число следует за нулем.

предыдущего разряда к последующему – последовательно, что несколько уменьшает его быстродействие. Схема четырехразрядного двоичного синхронного последовательного счетчика, реализованного на JK-триггерах, приведена на рисунке 5. На рисунке 3,а приведен асинхронный двоичный суммирующий счетчик по модулю $M=16$, выполненный на базе JK-триггеров. Синхронизирующие входы всех триггеров, кроме крайнего левого (Т1), соединены с прямыми выходами предыдущих триггеров. Поэтому состояние триггера меняется в ответ на изменение состояния предыдущего триггера.



а б

Рисунок 3



а) б)

Рисунок 4

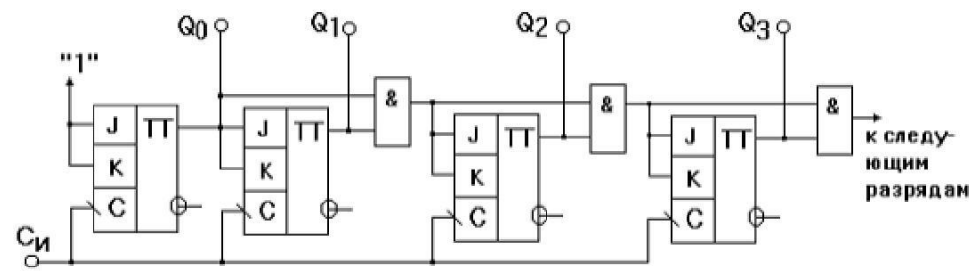


Рисунок 5

Таблица истинности или таблица состояний на прямых выходах триггеров приведена в таблице 1.

Управление триггерами осуществляется задним фронтом счетных импульсов.

Рассмотренный счетчик можно превратить в вычитающий, просто переключив входы «С» триггеров с выходов Q на выходы \bar{Q} .

Для получения суммирующего счетчика на базе D-триггера необходимо соединять инверсные выходы предыдущих со счетными входами последующих триггеров.

Асинхронные счетчики могут надежно работать на относительно низких частотах, когда частота следования синхроимпульсов не превышает критического значения, при котором время задержки установки старших разрядов счетчика становится соизмеримым с длительностью периода входных тактовых импульсов. Поэтому, асинхронные счетчики строятся для относительно небольшого количества разрядов. В *синхронном* последовательном счетчике синхроимпульсы поступают на все триггеры счетчика параллельно, а управляющие импульсы от предыдущего разряда к последующему – последовательно, что несколько уменьшает его быстродействие. Схема четырехразрядного двоичного синхронного последовательного счетчика, реализованного на JK-триггерах, приведена на рисунке 6.

Таблица 1

N	Q3	Q2	Q1	Q0
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1

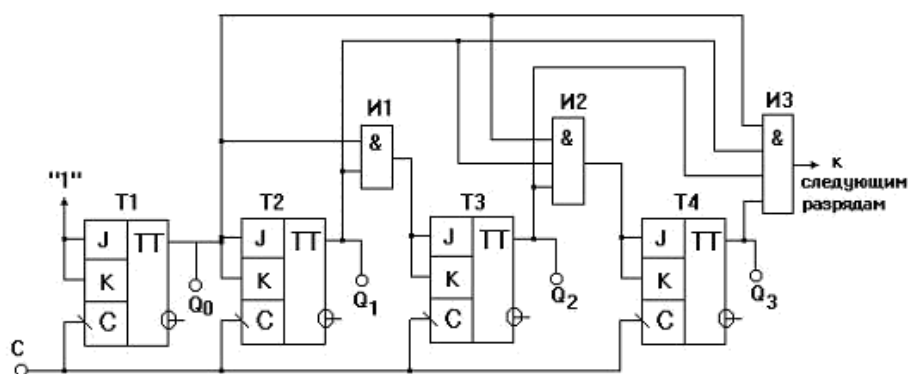


Рисунок 6

Для параллельных синхронных счетчиков формирование управляющих уровней и их подача на соответствующие входы триггеров счетчика осуществляется одновременно. Пример реализации параллельного синхронного счетчика иллюстрирован на рисунке 6.

Принцип построения счетчиков с произвольным коэффициентом счета состоит в исключении нескольких избыточных состояний обычного двоичного счетчика с помощью обратных связей внутри счетчика. Существует несколько методов получения счетчиков с заданным коэффициентом пересчета $K_{сч}$. Один из этих методов заключается в немедленном сбросе в «0» счетчика, установившегося в комбинацию, соответствующему числу $K_{сч}$. Его называют также методом автосброса.

Расчетная часть

1. Начертить схему электрическую функциональную трехразрядного двоичного суммирующего счетчика (для четных вариантов) на базе D-триггеров или вычитающего счетчика (для нечетных вариантов) на базе JK-триггеров и начертить временные диаграммы, поясняющие его работу.

2. Разработать на базе D-триггеров схему электрическую функциональную счетчика с коэффициентом пересчета, равным девяти (для нечетных вариантов) или десяти (для четных вариантов), и начертить временные диаграммы, поясняющие его работу.

3. Разработать схему трехразрядного двоичного синхронного последовательного (для нечетных вариантов) или синхронного параллельного (для четных вариантов) счетчика.

Экспериментальная часть

1. Смоделировать схему электрическую функциональную трехразрядного двоичного счетчика, разработанного в п.п. 1 в среде Electronics Workbench. Пример моделирования двухразрядного суммирующего счетчика на базе D-триггеров приведен на рисунке 1.

2. Включить схему и, подавая на вход схемы тактовые импульсы при помощи ключа, наблюдать за изменением показаний Decoded SevenSegment Display (семисегментных индикатора с двоично-десятичным дешифратором на входе), подключенных к прямым и инверсным выходам счетчика. Убедиться в правильности работы счетчика. По состояниям логических пробников Q1-Q2, подключенных к прямым выходам триггеров, получить временные диаграммы входных и выходных сигналов, поясняющих работу счетчика.

3. Смоделировать схему электрическую функциональную счетчика, разработанного в п.п. 2 расчетной части в среде Electronics Workbench. Пример моделирования трехразрядного суммирующего счетчика с коэффициентом пересчета, равным пяти на базе D-триггеров приведен на рисунке 2.

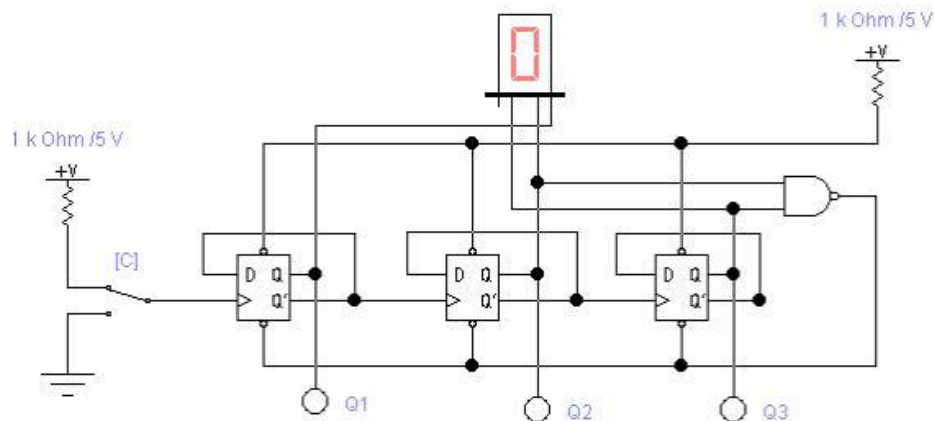


Рисунок 2

4. Включить схему и, подавая на вход схемы тактовые импульсы при помощи ключа, наблюдать за изменением показаний Decoded SevenSegment Display, подключенного к прямым выходам счетчика. Убедиться в правильности работы счетчика. По состояниям логических пробников Q1- Q3, подключенных к прямым выходам триггеров, получить временные диаграммы входных и выходных сигналов, поясняющих работу счетчика

5. Смоделировать схему электрическую функциональную счетчика, разработанного в п.п. 3 расчётной части в среде Electronics Workbench.

6. Включить схему и, подавая на вход схемы тактовые импульсы с выхода генератора слов Word Generation в режиме Cycle.

7. Получить временные диаграммы входных и выходных сигналов для смоделированного счетчика на экране логического анализатора Logic Analyzer и по состояниям логических пробников, подключенных к его прямым выходам.

8. Составить отчет о выполнении практической работы. Включить в отчет схемы, полученные при выполнении п.п.1-3 расчетной части, а также результаты их моделирования и диаграммы входных и выходных сигналов для каждой из выполненных схем.

9. Сравнить диаграммы для разработанных теоретически и смоделированных в среде Electronics Workbench схем и сделать выводы.

Содержание отчета

1. наименование работы;
2. цель работы;
3. задание;
4. последовательность выполнения работы;
5. ответы на контрольные вопросы;
6. вывод о проделанной работе.

4. Критерии оценивания:

оценка «отлично»	Работа выполнена в срок, защищена с первого раза, полностью оформлена, получены достоверные результаты, при необходимости написан теоретический конспект, сделаны выводы по работе. Студент блестяще отвечает на вопросы, демонстрирует глубокие теоретические знания.
оценка «хорошо»	Работа выполнена в срок, защищена с первого раза, в оформлении присутствуют незначительные недочеты, получены достоверные результаты, при необходимости написан теоретический конспект. Студент уверенно отвечает на вопросы, демонстрирует достаточно высокий уровень теоретических знаний.
оценка «удовлетворительно»	Работа выполнена в срок, защищена с первого раза, в оформлении присутствуют незначительные недочеты, получены достоверные результаты, при необходимости написан теоретический конспект. Студент демонстрирует достаточный уровень теоретических знаний, однако затрудняется отвечать на отдельные вопросы.
оценка «неудовлетворительно»	Работа не всегда защищена с первого раза, в оформлении присутствуют существенные недочеты. Студент затрудняется отвечать на вопросы.

5. Рекомендуемый перечень вопросов для самостоятельной подготовки:

1. Классификация и область применения счетчиков.
2. Чем определяется число возможных состояний счетчика?
3. По какому принципу строятся схемы счетчиков прямого и обратного счета?
4. В чем преимущества и недостатки счетчиков с последовательным и параллельным переносом?
5. Каковы принципы построения счетчиков с модулем счета, не равным целой степени числа два?

➤ **ОЦЕНОЧНОЕ СРЕДСТВО**

Фонд заданий для практических занятий по дисциплине «Архитектура компьютерных систем»

1. Цель: Повторить и закрепить знания учащихся по способам представления чисел в позиционных системах счисления, переводу чисел из десятичной системы счисления в любую другую и обратно.

Уметь: – получать информацию о параметрах компьютерной системы;

Знать:.

2. Проверяемые компетенции (код): ОК 01, ОК 02, ОК 04, ОК 05, ОК 09, ОК 10, ПК 7.1 – ПК 7.5.

3. Пример оценочного средства (*примерные практические задания, типовой вариант контрольной работы и др.*)

Раздел 3: Системы счисления.

Запись чисел в позиционных системах счисления.

Общие сведения из теории

Понятие и виды систем счисления

Под **системой счисления** (СС) понимается способ представления любого числа посредством алфавита символов, называемых цифрами.

По количеству символов, используемых для записи числа, системы счисления подразделяются на **позиционные** и **непозиционные**.

Если для записи числа используется бесконечное множество символов и значение цифры не зависит от ее положения в ряду цифр, изображающих число, то система счисления называется **непозиционной**.

Примером непозиционной системы счисления может служить римская СС. Цифры в римской системе обозначаются различными знаками: 1 — I; 3 — III; 5 — V; 10 — X; 50 — L; 100 — C; 500 — D; 1000 — M.

Позиционные системы счисления для записи чисел используют ограниченный набор символов, называемых цифрами, и величина числа зависит не только от набора цифр, но и от того, в какой последовательности записаны цифры, т.е. от позиции, занимаемой цифрой, например, 125 и 215. Количество цифр, используемых для записи числа, называется основанием системы счисления, в дальнейшем его обозначим **q**.

В повседневной жизни мы пользуемся десятичной позиционной системой счисления, $q = 10$, т.е. используется 10 цифр: 0123456789.

В ЭВМ применяют позиционные СС с недесятичным основанием: двоичную, восьмеричную, шестнадцатеричную и др.

В двоичной СС используется две цифры: 0 и 1; восьмеричная СС имеет восемь цифр: 01234567, шестнадцатеричная — шестнадцать, причем первые 10 цифр совпадают по написанию с цифрами десятичной системы счисления, а для обозначения оставшихся шести цифр применяются большие латинские буквы, т.е. для шестнадцатеричной системы счисления получим набор цифр: 0123456789ABCDEF.

Табл. 1. Соответствие записи чисел в десятичной, восьмеричной и шестнадцатеричной системах счисления.

Системы счисления			
Десятичная	Двоичная	Восьмеричная	Шестнадцатеричная
0	0	0	0
1	1	1	1
2	10	2	2
3	11	3	3
4	100	4	4
5	101	5	5
6	110	6	6
7	111	7	7
8	1000	10	8
9	1001	11	9
10	1010	12	A
11	1011	13	B
12	1100	14	C
13	1101	15	D
14	1110	16	E
15	1111	17	F
16	10000	20	10
17	10001	21	11

Число в позиционной системе счисления с основанием q может быть представлено в виде полинома по степеням q . Например, в десятичной системе мы имеем число $123,45 = 1 \cdot 10^2 + 2 \cdot 10^1 + 3 \cdot 10^0 + 4 \cdot 10^{-1} + 5 \cdot 10^{-2}$, а в общем виде это правило запишется так:

$$X_{(q)} = x_{n-1}q^{n-1} + x_{n-2}q^{n-2} + \dots + x_1q^1 + x_0q^0 + x_{-1}q^{-1} + x_{-2}q^{-2} + \dots + x_{-m}q^{-m}.$$

Здесь $X_{(q)}$ — запись числа в системе счисления с основанием q ; x_i — натуральные числа меньше q , т.е. цифры;

n — число разрядов целой части;

m — число разрядов дробной части.

Записывая слева направо цифры числа, мы получим закодированную запись числа в q -ичной системе счисления:

$$X_{(q)} = x_{n-1}x_{n-2}x_1x_0, x_{-1}x_{-2}x_{-m}.$$

Запятая отделяет целую часть числа от дробной части. В ВТ чаще всего для отделения целой части числа от дробной части используют точку. Позиции цифр, отсчитываемые от точки, называют разрядами. В позиционной СС вес каждого разряда отличается от веса соседнего разряда в число раз, равное основанию СС. В десятичной СС цифры 1-го разряда — единицы, 2-го — десятки, 3-го — сотни и т. д.

В ВТ применяют позиционные СС с недесятичным основанием: двоичную, восьмеричную, шестнадцатеричную системы и др. Для обозначения используемой

СС числа заключают в скобки и индексом указывают основание СС:

$$(15)_{10}; (1011)_2; (735)_8;$$

Иногда скобки опускают и оставляют только индекс:

$$15_{10}; 1011_2; 735_8;$$

Есть еще один способ обозначения СС: при помощи латинских букв, добавляемых после числа. Например:

$$15D; 1011B; 735Q; 1EA9FH$$

Двоичная ПСС получила самое широкое применение в ЭВМ благодаря следующим достоинствам:

1. Числовая информация в ЭВМ отождествляется с состоянием используемых двоичных физических элементов.

Историческое развитие ВТ сложилось на базе таким образом, что цифровые ЭВМ строятся на базе двоичных цифровых устройств (триггеров, регистров, счетчиков и т.п.) Например, транзистор может быть в открытом или закрытом состоянии, а следовательно, иметь на выходе высокое или низкое напряжение, лампочка включена или выключена, отверстия на перфокарте пробиты или нет. Очевидно, что реализация элементов, которые должны различать одно из двух состояний (0 или 1), оказывается проще и надежнее, чем реализация элементов, которые должны различать одно из 10 состояний.

2. Арифметические операции выполняются наиболее просто.

В то же время громоздкость записи чисел в двоичной ПСС и трудность их восприятия человеком приводит к необходимости перевода исходных данных (чисел) из десятичной системы счисления в двоичную, а результатов — из двоичной в десятичную. Эти переводы осуществляются в ЭВМ автоматически по определенным программам.

4. Критерии оценивания:

оценка «отлично»	Работа выполнена в срок, защищена с первого раза, полностью оформлена, получены достоверные результаты, при необходимости написан теоретический конспект, сделаны выводы по работе. Студент блестяще отвечает на вопросы, демонстрирует глубокие теоретические знания.
оценка «хорошо»	Работа выполнена в срок, защищена с первого раза, в оформлении присутствуют незначительные недочеты, получены достоверные результаты, при необходимости написан теоретический конспект. Студент уверенно отвечает на вопросы, демонстрирует достаточно высокий уровень теоретических знаний.
оценка «удовлетворительно»	Работа выполнена в срок, защищена с первого раза, в оформлении присутствуют незначительные недочеты, получены достоверные результаты, при необходимости написан теоретический конспект. Студент демонстрирует достаточный уровень теоретических знаний, однако затрудняется отвечать на отдельные вопросы.
оценка «неудовлетворительно»	Работа не всегда защищена с первого раза, в оформлении присутствуют существенные недочеты. Студент затрудняется отвечать на вопросы.

5. Рекомендуемый перечень вопросов для самостоятельной подготовки:

1. Исходя из того, что объем оборудования для представления чисел в зависимости от основания системы счисления можно характеризовать произведением числа разрядов n на основании используемой системы счисления p , т. е. величиной цифроразрядов $p \cdot n$, показать, какая система счисления окажется наиболее экономичной, если при выбираемых p и n требуется оперировать с n разрядными числами.
2. В соответствии с правилом точности определите необходимое число двоичных разрядов при переводе числа 0,31 десятичной системы счисления в двоичную систему счисления.
3. Как кодируются данные в вычислительной технике?
4. Что такое двоичный код?
5. Что такое бит?
6. Сколько различных символов (значений) можно закодировать тремя битами?

7. Сколько различных символов (значений) можно закодировать одним байтом?
8. Сколько двоичных разрядов требуется для кодирования 65 536 целых чисел?
9. Что представляет собой нормализованная форма действительных чисел?
10. Сколько разрядов используется для кодирования в системе ASCII?
11. Какие две таблицы закреплены в системе ASCII?
12. Какие коды размещены в базовой таблице системы ASCII?
13. Какие коды размещены в расширенной таблице системы ASCII?
14. Какие системы кодирования текстовой информации вы знаете?
15. Как кодируется черно-белое изображение?
16. Как кодируются цветные графические изображения?
17. Сколько двоичных разрядов требуется для режимов True Color и High Color?

➤ **ОЦЕНОЧНОЕ СРЕДСТВО**

Фонд заданий для практических занятий по дисциплине **«Архитектура компьютерных систем»**

1. Цель: Овладеть навыками умениями в области устройства ЭВМ и вычислительных систем и получить представление об архитектуре открытого типа

Уметь:

- получать информацию о параметрах компьютерной системы;
- подключать дополнительное оборудование и настраивать связь между элементами компьютерной системы;

Знать: – процессы обработки информации на всех уровнях компьютерных архитектур;

2. Проверяемые компетенции (код): ОК 01, ОК 02, ОК 04, ОК 05, ОК 09, ОК 10, ПК 7.1 – ПК 7.5.

3. Пример оценочного средства (*примерные практические задания, типового вариант контрольной работы и др.*)

Раздел:4 Функциональная организация вычислительных систем.

1 Теоретические основы

Открытая архитектура была предложена американской фирмой DEC (Digital Equipment Corporation) в 70-х гг. XX в., а затем была успешно использована при разработке персонального компьютера фирмой IBM (International Business Machines Corporation), который и появился в 1981 г.

К особенностям открытой архитектуры относятся:

- модульный принцип построения компьютера, в соответствии с которым все его компоненты выполнены в виде законченных конструкций — модулей, имеющих стандартные размеры и стандартные средства сопряжения;
- наличие общей (системной) информационной шины, к которой можно подключать различные дополнительные устройства через соответствующие разъемные соединения;
- совместимость новых аппаратных и программных средств с их предыдущими версиями, основанная на принципе «сверху — вниз», что означает, что последующие версии должны поддерживать предыдущие.

Подавляющее число современных компьютеров имеют открытую архитектуру.

Поскольку предметом настоящего рассмотрения является в основном персональный компьютер (Personal Computer — PC), то сделаем выводы по приведенной классификации применительно к персональному компьютеру. Согласно классификации современный персональный компьютер относится к четвертому поколению, является цифровым, общего назначения, индивидуального использования, ординарной производительности и имеет открытую архитектуру. Для персонального компьютера можно выделить классификационные признаки второго уровня, к которым отнесем функциональные возможности и конструктивные особенности. В соответствии с действующим с 1999 г. международным сертификационным стандартом в области персональных компьютеров (спецификация PC99) по функциональным возможностям персональные компьютеры (ПК) можно подразделить на следующие группы: массовые ПК (Consumer PC), деловые ПК (Office PC), портативные ПК (Mobile PC), ПК, используемые в качестве рабочих станций (Workstation PC), и ПК для развлечений (Entertainment PC).

Устройство компьютера открытой архитектуры сродни детскому конструктору: сборка происходит из независимых устройств, сопряженных друг с другом, которые при желании можно заменить. Осуществляющие обработку информации блоки размещены на материнской плате (системной). Остальные устройства компьютера (монитора, принтера и т.д.) работали посредством схем, расположенных на отдельных платах (контролерах), вставленных в слоты (стандартные разъемы на системной плате). Блок питания является общим для всех устройств. Все это соединено в системный блок.

Устройство компьютера открытого типа базируется на взаимодействии внешних устройств с контролерами, которые, в свою очередь, взаимодействуют с системной платой, и являются открытыми разделами. А это, в свою очередь, дает возможность производить дополнительные устройства всем заинтересованным компаниям, что, несомненно, положительно сказывается на развитии компьютерной отрасли, и увеличивает популярность компьютера.

Но наилучшим образом устройство компьютера по принципу открытой архитектуры (конструктора) отразилось на пользователе, так как это принесло некоторые преимущества:

- пользователь смог выбирать те комплектующие, которые подходят и были необходимы именно для его деятельности;
- спрос породил предложение – появилась огромная возможность выбора тех или иных товаров для ПК от различных производителей;
- пользователь смог самостоятельно улучшать работоспособность своего ПК;
- конкуренция фирм, производящих комплектующие, послужила значительному снижению цен на них, что многократно увеличило покупательский спрос.



Структуру ПК, изображенную на рисунке, принято называть **архитектурой с общей шиной** (другое название — магистральная архитектура). Ее главное достоинство — простота, возможность легко изменять конфигурацию компьютера путем добавления новых или замены старых устройств. Отмеченные возможности принято называть **принципом открытой архитектуры ПК**.

2 Порядок выполнения работы

Изобразите подробную структурную схему ПК в текстовом или графическом редакторе (микропроцессор, память, системная шина, контроллеры, внешние устройства и т.д.) и поясните назначение её компонентов.

Содержание отчета:

1. цель работы;
2. задание;
3. последовательность выполнения работы;
4. ответы на контрольные вопросы;
5. вывод о проделанной работе.

4. Критерии оценивания:

оценка «отлично»	Работа выполнена в срок, защищена с первого раза, полностью оформлена, получены достоверные результаты, при необходимости написан теоретический конспект, сделаны выводы по работе. Студент блестяще отвечает на вопросы, демонстрирует глубокие теоретические знания.
оценка «хорошо»	Работа выполнена в срок, защищена с первого раза, в оформлении присутствуют незначительные недочеты, получены достоверные результаты, при необходимости написан теоретический конспект. Студент уверенно отвечает на вопросы, демонстрирует достаточно высокий уровень теоретических знаний.
оценка «удовлетворительно»	Работа выполнена в срок, защищена с первого раза, в оформлении присутствуют незначительные недочеты, получены достоверные результаты, при необходимости написан теоретический конспект. Студент демонстрирует достаточный уровень теоретических знаний, однако затрудняется отвечать на отдельные вопросы.
оценка «неудовлетворительно»	Работа не всегда защищена с первого раза, в оформлении присутствуют существенные недочеты. Студент затрудняется отвечать на вопросы.

5. Рекомендуемый перечень вопросов для самостоятельной подготовки:

1. В чем заключается принцип открытой архитектуры ПК?
2. В большинстве современных IBM-совместимых компьютерах реализована архитектура, какого типа или дайте название?
3. Перечислите базовые компоненты компьютера.

II ПРОМЕЖУТОЧНАЯ АТТЕСТАЦИЯ ПО УЧЕБНОЙ ДИСЦИПЛИНЕ

1. Форма проведения промежуточной аттестации: дифференцированный зачет.

2. Процедура проведения промежуточной аттестации

Дифференцированный зачет проводится в традиционной форме. Билет состоит из 2-х теоретических вопросов и 1 практического задания. К промежуточной аттестации допускаются студенты, освоившие на положительную оценку все виды запланированных учебных заданий.

3. Перечень вопросов для подготовки к дифференцированному зачету:

1. Цифровые и аналоговые вычислительные машины. Варианты классификации ЭВМ.
2. Классическая архитектура ЭВМ. Иерархическое описание ЭВМ.
3. Модель фон Неймана. Основные характеристики ЭВМ. Принцип открытой архитектуры.
4. Принцип работы вычислительной системы. Начальный запуск и самотестирование.
5. Архитектура компьютера. Понятие интерфейса.
6. Состав персонального компьютера (ПК). Функциональные характеристики ЭВМ (ПК).
7. Структура компьютера и взаимодействие его устройств.
8. Структурная схема операционного блока IBM PC AT286.
9. Эволюция структуры 32-битовых компьютеров, построенных на базе 32 разрядных микропроцессоров семейства i386 и i486.
10. Структурная организация персональных компьютеров на базе микропроцессоров Pentium.
11. Системы счисления. Представление чисел в различных системах счисления.
12. Представление информации в ЭВМ. Прямой код. Алгебраическое сложение и вычитание в прямом коде.
13. Процессор, структура и функционирование. Командный цикл процессора.
14. Система команд процессора: Форматы команд. Способы адресации. Система операций.
15. Классы и архитектура процессоров. Характеристика CISC, RISC, VISC, VLIW архитектуры процессоров.
16. Общая логическая структура микропроцессора. Микроархитектура процессоров Intel.
17. Общая логическая структура микропроцессора. Микроархитектура процессоров фирмы Zilog.
18. Общая логическая структура микропроцессора. Микроархитектура процессоров фирмы Motorola.
19. Общая логическая структура микропроцессора. Микроархитектура процессоров фирмы AMD.
20. Технологии повышения производительности процессоров. Конвейерная обработка команд (pipelining).
21. Суперскалярзация. Микропроцессоры AMD , Intel Pentium MMX , основные компоненты процессора Pentium.
22. Принцип микропрограммного управления. BIOS и ее настройка.
23. Основные установки BIOS CMOS — Standard-CMOS-Setup.
24. Шина ISA (Industry Standard Architecture).
25. Шина EISA (Extended Industry Standard Architecture).
26. Локальные шины VLB и PCI, стандартные шины.
27. Архитектура использования интерфейса SCSI. Внешние интерфейсы.
28. Организация оперативной памяти, основные принципы. Расположение слов в памяти.
29. Операции с памятью. Динамическая память. Статическая память.

30. Концепция многоуровневой памяти. Сверхоперативная память. Виртуальная память.
31. Архитектура с параллельными процессорами. Уровни и средства комплексирования.
32. Логические и физические уровни архитектуры вычислительных систем.
33. Классификация архитектуры вычислительных систем с параллельной обработкой данных.
34. Векторно-конвейерные компьютеры.
35. Классические мультипроцессоры. Матричные процессоры.
36. Представление фон-неймановской архитектуры по Скилликорну.
37. Классификация Хендлера.
38. Классификация Джонсона.
39. Классификация Базу.
40. Классификация Дункана.
41. Классификация Кришнамарфи.
42. Классификация архитектур вычислительных систем по Флинну.
43. Сущность и основные понятия архитектуры вычислительных систем ОКОД (SISD архитектура).
44. Сущность и основные понятия архитектуры вычислительных систем ОКМД (SIMD архитектура).
45. Сущность и основные понятия архитектуры вычислительных систем МКОД (MISD архитектура).
46. Сущность и основные понятия архитектуры вычислительных систем МКМД (MIMD архитектура).
47. Многопроцессорные системы. Характеристика одноуровневой и иерархической вычислительной системы.
48. Характеристика многопроцессорной системы с общей модульной оперативной памятью данных.
49. Характеристика многопроцессорной системы с индивидуальной (раздельной) памятью данных.
50. Характеристика многопроцессорной системы с вспомогательной общей оперативной памятью ОЗУ.

4. Критерии оценивания зачетных заданий:

Сформулировать правильный вариант ответа на теоретический и практический вопрос. Время на подготовку – 60 мин.

«отлично» – 80% правильных ответов

«хорошо» – 70% правильных ответов

«удовлетворительно» – 60% правильных ответов

«неудовлетворительно» – 59% правильных ответов